

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-358492

(43)Date of publication of application : 13.12.2002

(51)Int.Cl.

G06K 19/07
G06F 12/00

(21)Application number : 2001-164980

(71)Applicant : DAINIPPON PRINTING CO LTD

(22)Date of filing : 31.05.2001

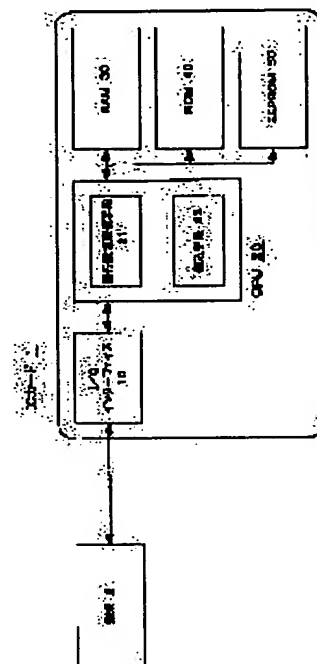
(72)Inventor : HAGIWA TAKASHI

(54) IC CARD AND ITS ARTIFICIAL PARALLEL PROCESSING PROGRAM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an IC card whose processing speed can be improved and its artificial parallel processing program.

SOLUTION: The IC card 1, equipped with a CPU 20 which sequentially processes a plurality of instructions inputted from an external terminal 2, is equipped with an performance environment preparing means 21 which performs garbage collection in a reception wait time before the reception of a next instruction after a response to one instruction is made.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-358492
(P2002-358492A)

(43) 公開日 平成14年12月13日 (2002. 12. 13)

(51) Int.Cl.	識別記号	F I	テーマコード(参考)
G 0 6 K 19/07		G 0 6 F 12/00	5 9 1 5 B 0 3 5
G 0 6 F 12/00	5 9 1	G 0 6 K 19/00	N 5 B 0 6 0

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願2001-164980(P2001-164980)

(22) 出願日 平成13年5月31日(2001. 5. 31)

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 萩庭 崇

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(74) 代理人 100092576

弁理士 鎌田 久男

Fターム(参考) 5B035 AA02 BB09 CA11 CA29

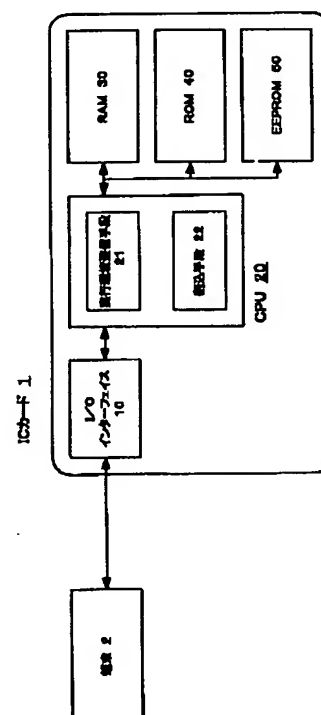
5B060 AA10 MM09

(54) 【発明の名称】 ICカード及びその擬似並列処理プログラム

(57) 【要約】

【課題】 処理速度の向上を図ることができるICカード及びその擬似並列処理プログラムを提供する。

【解決手段】 外部の端末2から入力された複数の命令を逐次処理するCPU20を備えるICカード1であって、一の命令に対する応答の送信後、次の命令の受信前である受信待ち時間に、ガーベジコレクションを行う実行環境整備手段21を備える。



【特許請求の範囲】

【請求項1】 一の外部装置から入力された複数の命令情報を逐次処理するCPUを備えるICカードであって、

一の命令情報に対する応答情報の送信後、次の命令情報の受信前である受信待ち時間に、命令情報を処理する実行環境を整備する実行環境整備処理を行う実行環境整備手段を備えること、を特徴とするICカード。

【請求項2】 請求項1に記載のICカードにおいて、前記CPUが実行可能な1又は2以上のアプリケーションプログラムが格納される書き換え可能な不揮発性メモリを備え、

前記実行環境整備処理手段は、前記不揮発性メモリにおいて、空き領域の確保及び／又は解放を行うメモリ管理処理を行うこと、を特徴とするICカード。

【請求項3】 請求項1又は請求項2に記載のICカードにおいて、

前記実行環境整備処理の実行中に前記次の命令情報を受信した場合に、前記環境整備処理の実行を中断し、前記次の命令情報の処理を割り込ませる割込手段を備えること、を特徴とするICカード。

【請求項4】 外部から入力した複数の命令情報の処理をCPUに実行させるためのICカードに格納される擬似並列処理プログラムであって、

一の命令情報に対する応答情報の送信後、次の命令情報の受信前である受信待ち時間に、命令情報を処理する実行環境を整備する実行環境整備処理を行う実行環境整備手段を備えること、を特徴とする擬似並列処理プログラム。

【請求項5】 請求項4に記載の擬似並列処理プログラムにおいて、

前記実行環境整備手段は、空き領域の確保及び／又は解放を行うこと、を特徴とする擬似並列処理プログラム。

【請求項6】 請求項4又は請求項5に記載の擬似並列処理プログラムにおいて、

前記命令情報を受信した場合に、前記実行環境整備手段を中断させ、前記命令情報の処理を割り込ませる割込手段を備えること、を特徴とする擬似並列処理プログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数のアプリケーションを搭載したICカード及びその擬似並列処理プログラムに関するものである。

【0002】

【従来の技術】 図3は、従来のICカードを示すブロック図である。図3に示すように、従来のICカード1-2は、I/Oインターフェイス10-2、CPU20-2、ROM40-2、RAM30、EEPROM50等を備える、接触型のICカードである。I/Oインター

フェイス10-2は、端末2と情報を送受信するための入出力回路であり、Vcc、RST、CLK、I/O、GND等、複数の接点を備えている。ICカード1-2を端末2に挿入すると、端末2の接点がこれらの接点と接続され、電気信号の授受が行われる。各接点には、それぞれ異なる電気信号が割り付けられている。例えば、Vccは、CPU20-2が動作するために必要な電源電圧の供給を受けるための接点であり、I/Oは、CPU20-2が端末2と通信を行うための接点（シリアルポート）である。

【0003】 CPU20-2は、このICカード1-2を統括制御する中央処理装置であり、I/Oインターフェイス10-2及びROM40-2、RAM30、EEPROM50等のメモリ等が接続されている。CPU20-2は、I/Oインターフェイス10-2を介して、端末2から命令を受け、ROM40-2又はEEPROM50に格納されたプログラムに基づいて、RAM30又はEEPROM50の作業領域を使用し、逐次処理する。

【0004】 RAM30は、揮発性メモリであり、CPU20-2が処理を行う作業領域として使用される。ROM40-2は、不揮発性の読み出し専用メモリであって、ICカードの用途によらず汎用的に使用できるプログラムであるオペレーティングシステム（以下、OSとする）を格納している。OSは、ICカード1-2のハードウェア及びソフトウェアを有効に利用するために総合管理を行うプログラムであり、CPU20-2に端末2からの命令に対応した処理を行わせる。EEPROM50は、随時書き換え可能なメモリであり、複数のアプリケーションプログラム、ICカードユーザに関する個人情報等のデータ等を格納している。また、EEPROM50は、OSやアプリケーションの作業領域として使用されることもある。アプリケーションプログラムは、OSの管理下において、ICカードの各種用途固有の処理を行うプログラムである。

【0005】 端末2は、リーダーライタ等を備え、挿入されたICカード1に、命令、電源、クロック等を供給する。端末2は、ICカード1に命令を与え、応答を受けとる情報の授受による処理単位を繰り返すことにより、認証等を行う。

【0006】 図4は、従来のICカード1-2に格納されているOSの処理を示すフローチャートである。S500において、ICカード1-2が端末2に挿入され、接続される。ICカード1-2は、電源供給及び命令を端末2から受けることにより、リセット（活性化）され、処理を開始する。S501において、OSは、自己診断処理を実行し、OS自身が正常であるかをチェックする。OSは、通信条件等を含む初期応答情報（以下、ATRとする。）をレスポンスとして送出する（S502）。ATRを送出後、端末2から送信される命令の受

信待ちの状態となり、省電力モードに入る（Ｓ５０３）。Ｓ５０４において、ＯＳは、端末２からの命令を受信し、命令を解析する（Ｓ５０５）。

【０００７】Ｓ５０６において、ＯＳは、自己が処理する命令であるか否かを判定し、ＯＳへの命令である場合には、処理を行い、命令を実行する（Ｓ５０７）。アプリケーションプログラムへの命令である場合には、どのアプリケーションプログラムに対するものであるかを判断し、命令を伝達する（Ｓ５０８）。Ｓ５０９において、ＯＳから命令の伝達を受けたアプリケーションプログラムは、ＯＳから伝達された命令を解釈・実行し、その結果をＯＳに返す。Ｓ５１０において、ＯＳは自身の処理結果またはアプリケーションプログラムによる処理結果を端末２へ送出し、受信待ちの状態となり（Ｓ５０３）、同様の処理を繰り返す。

【０００８】

【発明が解決しようとする課題】しかし、すべての命令をこのように直列的に処理するのでは、近年のＩＣカードの多機能化に伴い処理速度（受信－命令実行－送信）が落ちてしまうという問題があった。一方、通常のコンピュータのＣＰＵが有する並列処理機能（マルチプロセス機能）は、複数の処理を並行して行うことにより、処理速度の向上を図ることが可能であるが、ＩＣカードにおいてはＣＰＵの限界から、マルチプロセス機能の搭載は難しいという問題があった。

【０００９】本発明の課題は、処理速度の向上を図ることができるＩＣカード及びその擬似並列処理プログラムを提供することである。

【００１０】

【課題を解決するための手段】本発明は、以下のような解決手段により、前記課題を解決する。なお、理解を容易にするために、本発明の実施形態に対応する符号を付して説明するが、これに限定されるものではない。すなわち、請求項１の発明は、一の外部装置（２）から入力された複数の命令情報を逐次処理するＣＰＵ（２０）を備えるＩＣカード（１）であって、一の命令情報に対する応答情報の送信後、次の命令情報の受信前である受信待ち時間に、命令情報を処理する実行環境を整備する実行環境整備処理（Ｓ１１１からＳ１１５まで）を行う実行環境整備手段（２１）を備えること、を特徴とするＩＣカード（１）である。

【００１１】請求項２の発明は、請求項１に記載のＩＣカードにおいて、前記ＣＰＵが実行可能な１又は２以上のアプリケーションプログラムが格納される書き換え可能な不揮発性メモリ（５０）を備え、前記実行環境整備処理手段は、前記不揮発性メモリにおいて、空き領域の確保及び／又は解放を行うメモリ管理処理を行うこと、を特徴とするＩＣカード（１）である。

【００１２】請求項３の発明は、請求項１又は請求項２に記載のＩＣカードにおいて、前記実行環境整備処理の

実行中に前記次の命令情報を受信した場合に、前記環境整備処理の実行を中断し、前記次の命令情報の処理を割り込ませる割込手段（２２）を備えること、を特徴とするＩＣカード（１）である。

【００１３】請求項４の発明は、外部（２）から入力した複数の命令情報の処理をＣＰＵ（２０）に実行させるためのＩＣカード（１）に格納される擬似並列処理プログラムであって、一の命令情報に対する応答情報の送信後、次の命令情報の受信前である受信待ち時間に、命令情報を処理する実行環境を整備する実行環境整備処理を行う実行環境整備手順（Ｓ１１１からＳ１１５まで）を備えること、を特徴とする擬似並列処理プログラムである。

【００１４】請求項５の発明は、請求項４に記載の擬似並列処理プログラムにおいて、前記実行環境整備手順は、空き領域の確保及び／又は解放を行うこと、を特徴とする擬似並列処理プログラムである。

【００１５】請求項６の発明は、請求項４又は請求項５に記載の擬似並列処理プログラムにおいて、前記命令情報を受信した場合に、前記実行環境整備手順を中断させ、前記命令情報の処理を割り込ませる割込手段（Ｓ１０３、Ｓ１２０からＳ１２３まで）を備えること、を特徴とする擬似並列処理プログラムである。

【００１６】

【発明の実施の形態】以下、図面等を参照しながら、本発明の実施の形態について、更に詳しく説明する。

（実施形態）図１は、本発明によるＩＣカードの実施形態を示すブロック図である。なお、前述した従来例と同様の機能を果たす部分には、同一の符号を付して、重複する説明を適宜省略する。図１に示すように、ＩＣカード１は、ＪａｖａＣａｒｄ（サン・マイクロシステムズ社）等、インタプリタ言語の実行環境を搭載し、複数のアプリケーションプログラムを搭載している接触型のＩＣカードである。ＩＣカード１は、Ｉ／Ｏインターフェイス１０、ＣＰＵ２０、ＲＡＭ３０、ＲＯＭ４０、ＥＥＰＲＯＭ５０等を備えている。

【００１７】Ｉ／Ｏインターフェイス１０は、端末２からの命令を受信すると、割込信号をＣＰＵ２０の割込手段２２に送る。

【００１８】ＣＰＵ２０は、このＩＣカード１を統括制御する中央処理装置であり、実行環境整備手段２１、割込手段２２等を備えている。実行環境整備手段２１は、命令の応答を端末２へ送信した後、次の命令を受信するまでの受信待ち時間に、別処理を行う。別処理は、ＥＥＰＲＯＭ５０の空き領域の確保及び解放を行うガーベジコレクション（以下、ＧＣとする。）等のメモリ管理等、端末２からの命令を効率的に処理するための実行環境を整備する処理である。ＧＣとは、ＯＳが参照されなくなったメモリ空間を発見して回収し、各アプリケーションが実行中に行うメモリの要求に対し、メモリを割り

当てる処理である。また、回収した細切れになったメモリ空間をつなげて広いメモリ空間を作り出すように処理を行ってもよい。割込手段22は、実行環境整備手段21が処理実行中にI/Oインターフェイス10から送られた割込信号を確認すると、命令の処理を割り込ませ、命令の処理後に実行環境整備手段21に処理を再開させるように制御を行う。

【0019】ROM40は、不揮発性の読み出し専用メモリであって、ICカードの用途によらず汎用的に使用できるプログラムであるOSを格納している。OSにより、CPU20に実行環境整備手段21及び割込手段22等が設けられる。

【0020】図2は、本発明によるICカード1に格納されているOSの処理を示すフローチャートである。S100からS102まで、ICカード1は、従来例のS500からS502（図4参照）と同様の処理を行う。S103において、割込手段22は、I/Oインターフェイス10が命令を端末2から受信した場合に割り込み信号を送るように割り込み用フラグを設定する。S111において、OSは、別処理であるGCを行う必要があるか否かを判定する。十分な空き領域がEEPROM50に確保され、GCの必要がない場合には、省電力モードに切り換え、受信待ちの状態となる（S116）。GCの必要がある場合には、GC処理の進捗が把握するため、STEP（処理段階）=1、address（検索するメモリ領域の相対アドレス）=0と変数をセットする（S112）。

【0021】S113において、実行環境整備手段21は、EEPROM50のメモリ空間を検索し、アプリケーションプログラムから参照されているオブジェクト（プログラムから利用するメモリの単位）にマークを付ける。検索が進むたびにaddressを増加させる。addressは、メモリ領域のどこまで検索を行ったかを示している。検索がメモリ空間の最後まで進むと、STEP=2、address=0に変数をセットし、次の処理段階に入る（S114）。S115において、実行環境整備手段21は、メモリ空間を検索し、マークのついていないオブジェクトを解放することにより、再度アプリケーションから利用できる状態にする。処理が進むたびにaddressを増加させる。実行環境整備手段21は、検索がメモリ空間の最後まで進むと、GC処理終了を示すSTEP=3に変数をセットし、省電力モードに入り、何も処理を行わない（S116）。S111～S116の間に、I/Oインターフェイス10は、端末2から命令を受信し、割込信号を割込手段22に送る。割込信号を受けた割込手段22は、受信した命令の処理を割込ませるための制御を行う（S120から）。

【0022】S121において、割込手段22は、GC処理で使用していたレジスタやプログラムカウンタ等の

変数を一時退避させ、端末2からの命令をI/Oインターフェイス10から受信する（S122）。S123において、割込手段22は、処理の進捗状況を保存し、次のGC処理に備えるため、STEP及びAddressをメモリに記憶する。割込手段22は、必要なら切りのよいところまで実行環境整備手段21に処理を継続させる。

【0023】S124からS129まで、OSは、S505からS510（図4参照）と同様の処理を行い、S103の受信待ち割込み設定に戻り、同様の処理を繰り返す。

【0024】このように、本実施形態によれば、ICカード1は、従来のICカード1-2における受信待ち時間（図4、S503）を利用し、擬似的な並列処理を行うことにより、アプリケーションの処理時間に影響を与えることなく別処理を実行し、全ての処理を直列的に実行する場合に比べ、全体の処理速度を向上させることが可能となった。また、ICカード1は、別処理としてGC等のメモリ管理を行うことにより、命令の処理速度の向上が図れるとともに、アプリケーションプログラムの作成において、これらの処理を意識する必要がないため、アプリケーションプログラムの開発、作成が容易であり、格納できるアプリケーションソフトの限定が少なく、汎用性を高めることが可能となった。

【0025】（変形形態）以上説明した実施形態に限定されることなく、種々の変形や変更が可能であって、それらも本発明の均等の範囲内である。例えば、ICカード1は、端末2と非接触で通信を行う非接触型ICカード、接触・非接触兼用型ICカード、また、複数のアプリケーションを搭載した多機能ICカードであってもよい。

【0026】ICカード1は、GSM規格で規定されている小型のPlug-in-SIM（Subscriber Identification Module：加入者識別素子）サイズのSIMカードであってもよい。移動体通信機の番号を特定すること等を目的として使用することが可能である。また、ICカード1は、ICタグであってもよい。

【0027】ICカード1は、別処理としてGCを待ち時間に行うが、ファイルを削除し、空いた領域を詰める処理であるファイルのデフラグ処理、ウィルスチェックを含む自己診断処理等、他の実行環境整備処理を行ってもよい。また、複数の別処理から優先順位を判断し、処理を実行してもよい。

【0028】

【発明の効果】以上詳しく説明したように、本発明によれば、受信待ち時間に実行環境整備処理を行うことで、直列的に処理を行う場合に比べ、処理速度を向上させることが可能となった。また、メモリ管理を行うことにより、命令情報の処理速度の向上が図れるとともに、汎用

性を高めることが可能となった。更に、命令情報の処理を割込により行うことにより、命令情報の処理速度を変えることなく、実行環境整備処理を行うことが可能であり、効率的に命令情報及び実行環境整備を行うことが可能となった。

【図面の簡単な説明】

【図１】本発明によるＩＣカードの実施形態を示すブロック図である。

【図２】本発明によるＩＣカードに格納されているＯＳの処理を示すフローチャートである。

【図３】従来のＩＣカードを示すブロック図である。

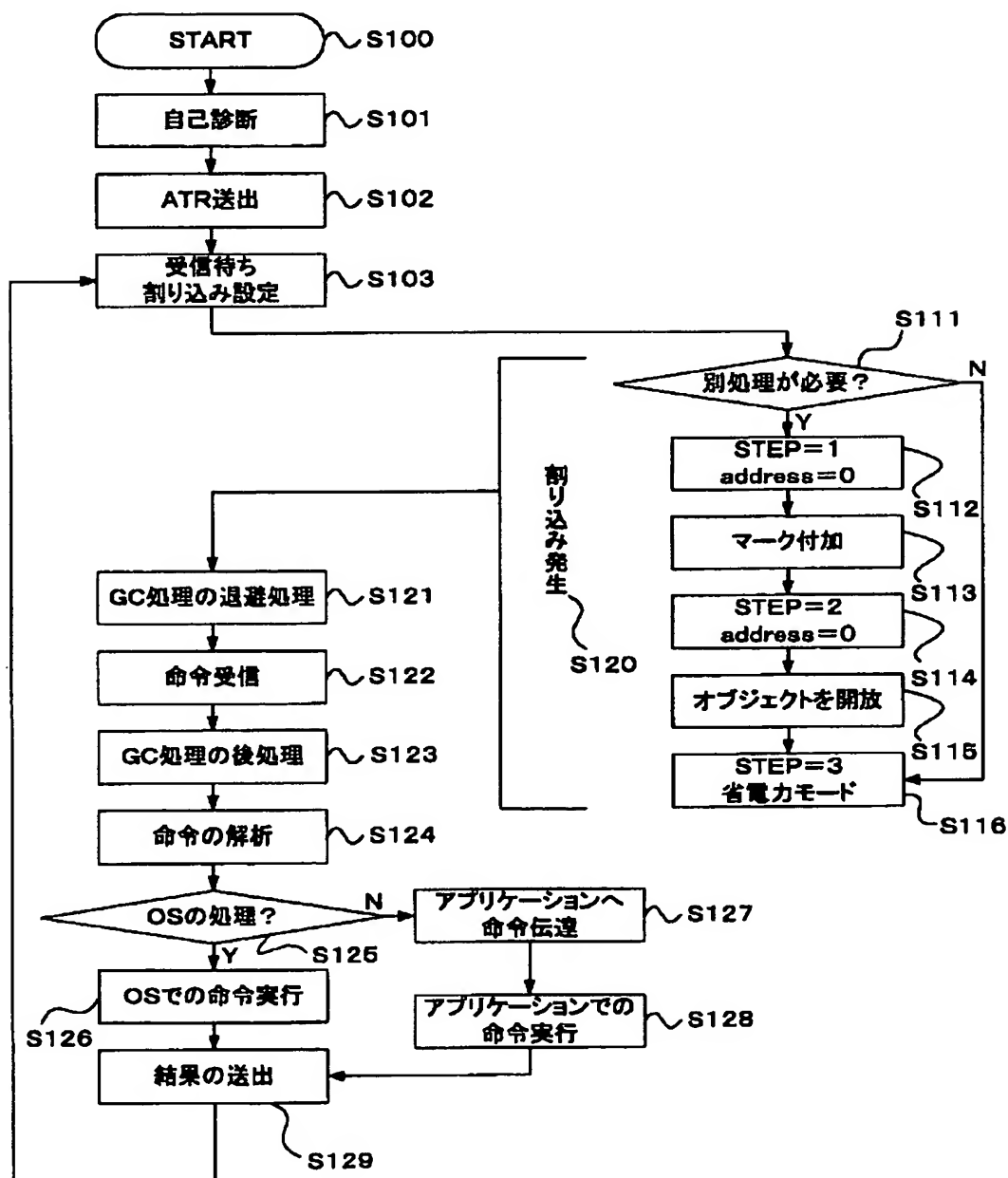
【図４】従来のＩＣカードに格納されているＯＳの処理

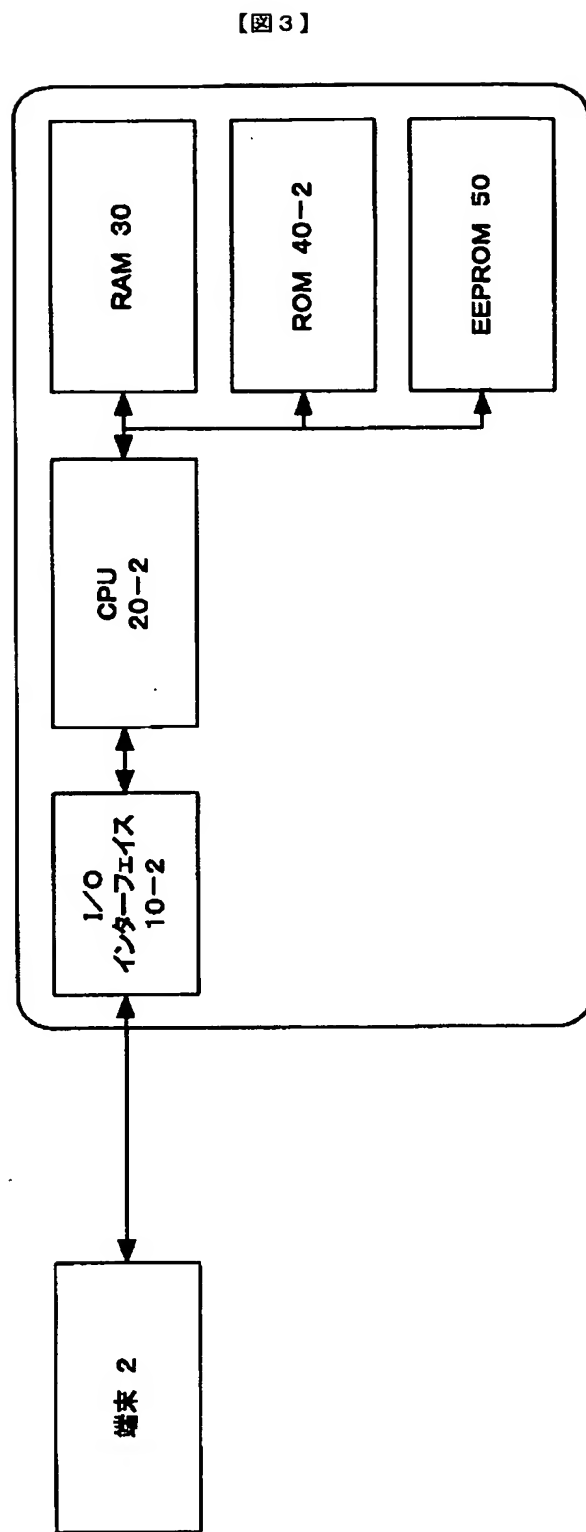
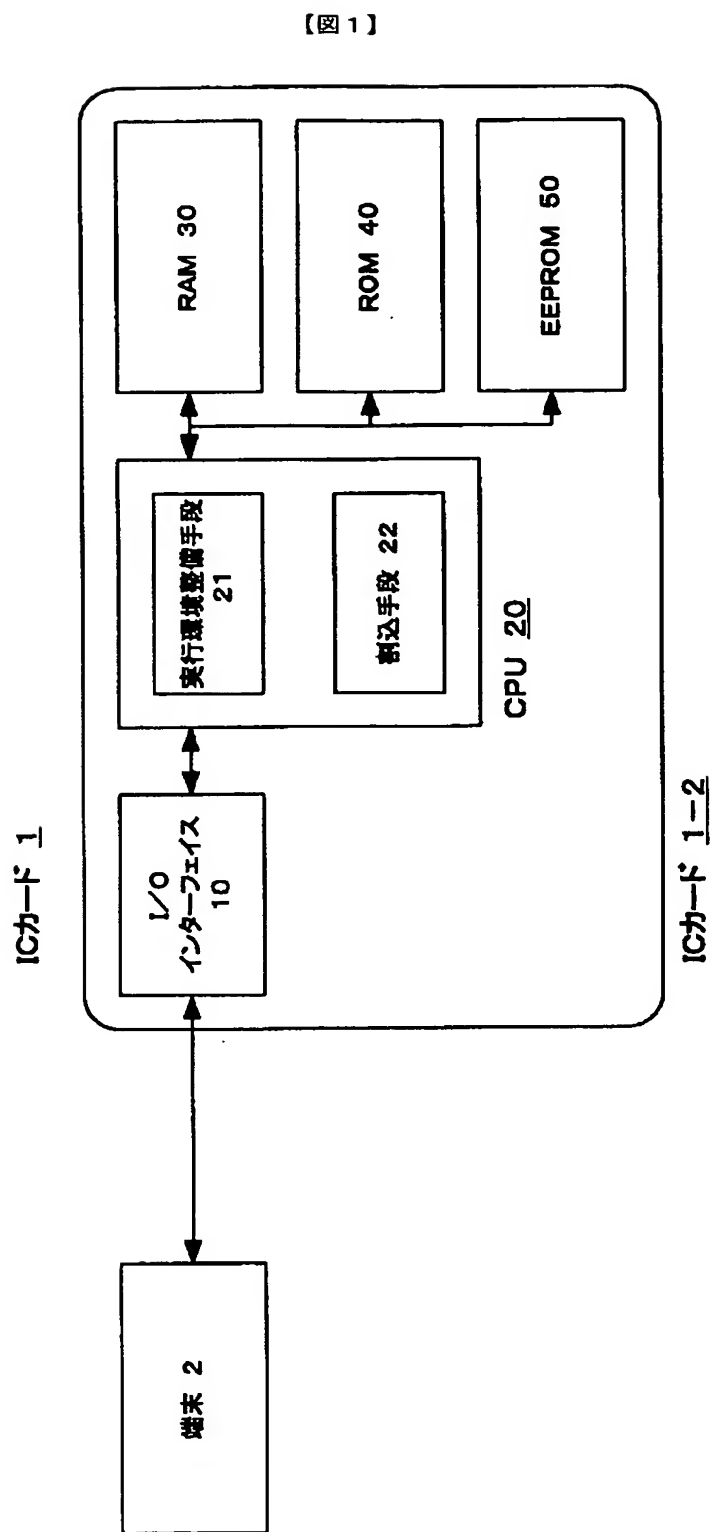
を示すフローチャートである。

【符号の説明】

- 1, 1-2 ICカード
- 2 端末
- 10, 10-2 I/Oインターフェイス
- 20, 20-2 CPU
- 21 実行環境整備手段
- 22 割込手段
- 30 RAM
- 40, 40-2 ROM
- 50 EEPROM

【図２】





【図4】

